

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: KATSURA HIRAI)
)
FOR: THIN-FILM TRANSISTOR, THIN-FILM)
TRANSISTOR SHEET AND THEIR)
MANUFACTURING METHOD)

CLAIM FOR PRIORITY

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

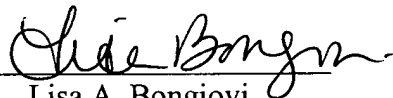
Dear Commissioner:

Enclosed herewith is a certified copy of Japanese Patent Application No. 2003-079514 filed on March 24, 2003. The enclosed Application is directed to the invention disclosed and claimed in the above-identified application.

Applicant hereby claims the benefit of the filing date of March 24, 2003, of the Japanese Patent Application No. 2003-079514, under provisions of 35 U.S.C. 119 and the International Convention for the protection of Industrial Property.

Respectfully submitted,

CANTOR COLBURN LLP

By: 

Lisa A. Bongiovi
Registration No. 48,933
Cantor Colburn LLP
55 Griffin Road South
Bloomfield, CT 06002
Telephone: (860) 286-2929
Customer No. 23413

Date: March 15, 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 2 4 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 7 9 5 1 4
Application Number:

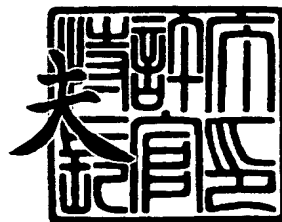
[ST. 10/C]: [J P 2 0 0 3 - 0 7 9 5 1 4]

出 願 人 コニカミノルタホールディングス株式会社
Applicant(s):

2 0 0 4 年 1 月 5 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 1 0 8 2 5 3

【書類名】 特許願

【整理番号】 DKT2580732

【あて先】 特許庁長官殿

【国際特許分類】 H01L 51/40

【発明者】

 【住所又は居所】 東京都日野市さくら町 1 番地コニカ株式会社内

 【氏名】 平井 桂

【特許出願人】

 【識別番号】 000001270

 【氏名又は名称】 コニカ株式会社

 【代表者】 岩居 文雄

【手数料の表示】

 【予納台帳番号】 012265

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 薄膜トランジスタ素子、当該素子シート及びその作製方法

【特許請求の範囲】

【請求項 1】 支持体上に、ゲート電極、ゲート絶縁層、半導体層からなるチャンネルで連結されたソース電極及びドレイン電極をこの順に有し、ゲート電極が流動性電極材料を受容する絶縁性層に浸透した流動性電極材料で構成されることを特徴とする薄膜トランジスタ素子。

【請求項 2】 支持体が樹脂からなることを特徴とする請求項 1 に記載の薄膜トランジスタ素子。

【請求項 3】 流動性電極材料が導電性ポリマーの溶液又は分散液であることを特徴とする請求項 1 又は 2 に記載の薄膜トランジスタ素子。

【請求項 4】 半導体層が有機半導体材料からなることを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の薄膜トランジスタ素子。

【請求項 5】 ゲートバスラインが設けられた支持体シートの、ゲートバスライン側に流動性電極材料を受容する絶縁性層を形成し、該絶縁性層に流動性電極材料を浸透させてゲート電極を構成することを特徴とする薄膜トランジスタ素子シートの作製方法。

【請求項 6】 支持体シートが樹脂からなることを特徴とする請求項 5 に記載の薄膜トランジスタ素子シートの作製方法。

【請求項 7】 流動性電極材料が導電性ポリマーの溶液又は分散液であることを特徴とする請求項 5 又は 6 に記載の薄膜トランジスタ素子シートの作製方法。

【請求項 8】 有機半導体材料からなる半導体層を形成することを特徴とする請求項 5 乃至 7 の何れか 1 項に記載の薄膜トランジスタ素子シートの作製方法。

【請求項 9】 請求項 5 乃至 8 の何れか 1 項に記載の方法にて作製されたことを特徴とする薄膜トランジスタ素子シート。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、薄膜トランジスタ素子、当該素子シート及びその作製方法に関する。

【0002】**【従来の技術】**

近年、情報端末の普及に伴い、コンピュータ用のディスプレイとしてフラットパネルディスプレイに対するニーズが高まっている。またさらに情報化の進展に伴い、従来紙媒体で提供されていた情報が電子化されて提供される機会が増え、薄くて軽い、手軽に持ち運びが可能なモバイル用表示媒体として、電子ペーパーあるいはデジタルペーパーへのニーズも高まりつつある。

【0003】

一般に平板型のディスプレイ装置においては液晶、有機EL、電気泳動などを利用した素子を用いて表示媒体を形成している。またこうした表示媒体では画面輝度の均一性や画面書き換え速度などを確保するために、画像駆動素子として薄膜トランジスタ（TFT）素子により構成されたアクティブ駆動素子を用いる技術が主流になっている。

【0004】

ここでTFT素子は、通常、ガラス基板上に、主にa-Si（アモルファスシリコン）、p-Si（ポリシリコン）などの半導体薄膜や、ソース、ドレイン、ゲート電極などの金属薄膜を基板上に順次形成していくことで製造される。このTFTを用いるフラットパネルディスプレイの製造には通常、CVD、スパッタリングなどの真空系設備や高温処理工程を要する薄膜形成工程に加え、精度の高いフォトリソグラフィ工程が必要とされ、設備コスト、ランニングコストの負荷が非常に大きい。さらに、近年のディスプレイの大画面化のニーズに伴い、それらのコストは非常に膨大なものとなっている。

【0005】

近年、従来のTFT素子のデメリットを補う技術として、有機半導体材料を用いた有機TFT素子の研究開発が盛んに進められている（特許文献1、非特許文献1等参照）。この有機TFT素子は低温プロセスで製造可能であるため、軽く

、割れにくい樹脂基板を用いることができ、更に樹脂フィルムを支持体として用いたフレキシブルなディスプレイが実現できると言われている（非特許文献2参照）。また、大気圧下で、印刷や塗布などのウェットプロセスで製造できる有機半導体材料を用いることで、生産性に優れ、非常に低コストのディスプレイの実現が期待できる。

【0006】

【特許文献1】

特開平10-190001号公報

【0007】

【非特許文献1】

Advanced Material誌 2002年 第2号 99
頁（レビュー）

【0008】

【非特許文献2】

SID '02 Digest p57

【0009】

【発明が解決しようとする課題】

ところで、従来のTFTパネルの製造方法においては、ゲートバスラインやゲート電極の形成に、クロム、ニッケルやアルミなどの金属を、主にスパッタを用いて薄膜形成し、フォトリソグラフとエッチングを用いてパターンニングしている。しかし電極表面の微細な凹凸や当該表面の平滑性を劣化させる隣接層などの凹凸（以下、ヒロック）や電極のエッジ部分に起因するゲートリークが発生しやすいという問題があった

また樹脂フィルムを支持体としてTFTシートを形成すると、フィルム表面の凹凸がゲートバスラインやゲート電極の表面の平滑性を悪化させ、平滑な表面をもつガラス基板を用いる従来のTFTパネルに比べ、ゲートバスラインやゲート電極からのリークが大きくなる問題がある。

【0010】

本発明は上記の事情に鑑みてなされたものであり、その目的は、TFTパネル

やTF Tシートのヒロックや電極のエッジ部分に起因するゲートリークを抑制することにあり、特に樹脂支持体を用いた時のゲートリークを抑制することにある。

【0011】

【課題を解決するための手段】

本発明の上記目的は、

1) 支持体上に、ゲート電極、ゲート絶縁層、半導体層からなるチャンネルで連結されたソース電極及びドレイン電極をこの順に有し、ゲート電極が流動性電極材料を受容する絶縁性層に浸透した流動性電極材料で構成される薄膜トランジスタ素子、

2) 支持体が樹脂からなる1)の薄膜トランジスタ素子、

3) 流動性電極材料が導電性ポリマーの溶液又は分散液である1)又は2)の薄膜トランジスタ素子、

4) 半導体層が有機半導体材料からなる1)～3)の何れかの薄膜トランジスタ素子、

5) ゲートバスラインが設けられた支持体シートの、ゲートバスライン側に流動性電極材料を受容する絶縁性層を形成し、該絶縁性層に流動性電極材料を浸透させてゲート電極を構成する薄膜トランジスタ素子シートの作製方法、

6) 支持体シートが樹脂からなる5)の薄膜トランジスタ素子シートの作製方法、

7) 流動性電極材料が導電性ポリマーの溶液又は分散液である5)又は6)の薄膜トランジスタ素子シートの作製方法、

8) 有機半導体材料からなる半導体層を形成する5)～7)の何れかの薄膜トランジスタ素子シートの作製方法、

9) 5)～8)の何れかの方法にて作製されたことを特徴とする薄膜トランジスタ素子シート、
によって達成される。

【0012】

即ち本発明者は、支持体等の凹凸がゲート電極の表面の平滑性を劣化させない

様に、表面が平滑な層でゲート電極を形成する方法を検討して本発明に至った。

【0013】

【発明の実施の形態】

以下、本発明の実施形態について詳しく述べる。

【0014】

本発明の薄膜トランジスタ素子は、ゲート電極が流動性電極材料を受容する絶縁性層に浸透した流動性電極材料で構成されることを特徴とする。

【0015】

本発明において流動性電極材料は、導電性材料を含む溶液、液状分散物で、導電性材料としては、導電性ポリマーや金属微粒子などを好適に用いることができるが、導電性ポリマーであることが好ましい。

【0016】

さらに、ドーピング等で導電率を向上させた公知の導電性ポリマーを用いることが好ましく、例えば導電性ポリアニリン、導電性ポリピロール、導電性ポリチオフェン、ポリエチレンジオキシチオフェンとポリスチレンスルホン酸の錯体なども好適に用いられる。

【0017】

金属微粒子を含有する分散物としては、たとえば公知の導電性ペーストなどを用いても良いが、好ましくは、粒子径が1～50 nm、好ましくは1～10 nmの金属微粒子を含有する分散物である。

【0018】

金属微粒子の材料としては白金、金、銀、ニッケル、クロム、銅、鉄、錫、アンチモン鉛、タンタル、インジウム、パラジウム、テルル、レニウム、イリジウム、アルミニウム、ルテニウム、ゲルマニウム、モリブデン、タングステン、亜鉛等を用いることができる。

【0019】

これらの金属からなる微粒子を、主に有機材料からなる分散安定剤を用いて、水や任意の有機溶剤である分散媒中に分散したものが好ましい。

【0020】

このような金属微粒子の分散物の製造方法として、ガス中蒸発法、スパッタリング法、金属蒸気合成法などの物理的生成法や、コロイド法、共沈法などの、液相で金属イオンを還元して金属微粒子を生成する化学的生成法が挙げられるが、好ましくは、特開平11-76800号、同11-80647号、同11-319538号、特開2000-239853等に表示されたコロイド法、特開2001-254185、同2001-53028、同2001-35255、同2000-124157、同2000-123634などに記載されたガス中蒸発法により製造された金属微粒子の分散物である。

【0021】

流動性電極材料を、それを受容する絶縁性層にゲート電極のパターンで浸透させる方法としては、直接インクジェット法で吐出してパターンニングしてもよいし、凸版、凹版、平版、スクリーン印刷などの印刷法でパターンニングする方法も用いることができる。

【0022】

流動性電極材料を受容する絶縁性層としては、無機微粒子と少量の親水性ポリマーを含有する多孔質皮膜が好ましい。

【0023】

このような無機微粒子としては、例えば、軽質炭酸カルシウム、重質炭酸カルシウム、炭酸マグネシウム、カオリン、クレー、タルク、硫酸カルシウム、硫酸バリウム、二酸化チタン、酸化亜鉛、水酸化亜鉛、硫化亜鉛、炭酸亜鉛、ハイドロタルサイト、珪酸アルミニウム、ケイソウ土、珪酸カルシウム、珪酸マグネシウム、合成非晶質シリカ、コロイダルシリカ、アルミナ、コロイダルアルミナ、擬ペーマイト、水酸化アルミニウム、リトポン、ゼオライト、水酸化マグネシウム等を挙げることができる。

【0024】

親水性ポリマーとしては、例えば、ゼラチン（例えば、アルカリ処理ゼラチン、酸処理ゼラチン、アミノ機をフェニルイソシアネートや無水フタル酸等で封鎖した誘導体ゼラチンなど）、ポリビニルアルコール（平均重合度が300～4000、ケン化度が80～99.5%が好ましい）、ポリビニルピロリドン、ポリ

エチオレンオキシド、ヒドロキシルエチルセルロース、ポリアクリルアミド、寒天、プルラン、デキストラン、アクリル酸、カルボキシメチルセルロース、カゼイン、アルギン酸等が挙げられ、2種類以上を併用することもできる。

【0025】

本発明に係る TFT 素子は、支持体 1 上にまずゲート電極 2 を有し、ゲート絶縁層 3 を介して半導体層 4 からなるチャンネルで連結されたソース電極 5 及びドレイン電極 6 を有するボトムゲート型のもので、TFT 素子シートはシート状支持体にそれらがゲートバスライン 12 及びソースバスライン 13 を介して連結され、例えば図 1 の様に配置されている。

【0026】

図 2 は、TFT 素子が複数配置されるシートの 1 例の概略等価回路図である。

TFT シート 11 はマトリクス配置された多数の TFT 素子 14 を有する。12 は各 TFT 素子 14 のゲート電極のゲートバスラインであり、13 は各 TFT 素子 14 のソース電極のソースバスラインである。各 TFT 素子 14 のドレイン電極には、出力素子 16 が接続され、この出力素子 16 は例えば液晶、電気泳動素子等であり、表示装置における画素を構成する。図示の例では、出力素子 16 として液晶が、抵抗とコンデンサからなる等価回路で示されている。15 は蓄積コンデンサ、17 は垂直駆動回路、18 は水平駆動回路である。

【0027】

図 3 はゲートバスライン 12 が設けられた支持体シート 1 の、ゲートバスライン側に流動性電極材料を受容する絶縁性層 8 を形成し、該絶縁性層に流動性電極材料を浸透させてゲート電極 2 をゲートバスライン 12 に接合するように構成した状態を 1 画素分で示すモデル図である。

【0028】

なおゲート電極 2 の位置は図 4 (a)、(b) に示す様に、ゲートバスライン 12 に接合していれば、どのような形に設けてもよい。

【0029】

図 5 (a)、(b) には 1 画素当たりのゲートバスライン 12、ゲート電極 2、半導体層 4、ソース電極 5、ドレイン電極 6、ソースバスライン 13 の配置の

例を示した。

【0030】

この様に絶縁性層 8 を形成し、流動性電極材料を浸透させてゲート電極 2 を構成することにより、絶縁性層 8 がレベリングされるためゲート電極 2 の半導体層側の表面を平滑にすることができるので、ヒロックなどの凹凸に起因するゲートリークやブレイクダウンを防止可能で、また通常ゲートバスライン 12 及びそれと一体加工されることが多いゲート電極 2 のエッジ部分に起因してゲートリークやブレイクダウンの問題が有るが、それも防止可能となる。

【0031】

加えてヒロックやエッジ部分に起因する有機半導体とゲート絶縁膜との界面の平滑性低下による素子の歩留まりや性能バラツキを抑制することができる。

【0032】

また通常は、膜の表面平滑性、膜厚の安定性、薄膜化を重視し、スパッタ膜が使用されるが、本発明により、それらの特性が悪い、蒸着やスクリーン印刷、インクジェットめっきなどで形成した低コストの導電膜をゲートバスラインに使用することができる。

【0033】

更に絶縁性層 8 の厚みによりゲートバスライン 12 と、ソース電極、ドレイン電極、画素電極、ソースバスラインとの間に発生する寄生容量を低減し、TFT 素子シートを駆動する際の、遅延を抑制することができる。この観点から、絶縁性層 8 の厚さは 0.5 ~ 10 μm 程度、好ましくは 1 ~ 5 μm が好ましい。

【0034】

チャネルを構成する半導体材料としては、a-Si、p-Si、有機半導体材料等公知のものが用いられ、好ましくは有機半導体材料で、 π 共役系材料が用いられ、例えばポリピロール、ポリ(N-置換ピロール)、ポリ(3-置換ピロール)、ポリ(3,4-二置換ピロール)などのポリピロール類、ポリチオフェン、ポリ(3-置換チオフェン)、ポリ(3,4-二置換チオフェン)、ポリベンゾチオフェンなどのポリチオフェン類、ポリイソチアナフテンなどのポリイソチアナフテン類、ポリチェニレンビニレンなどのポリチェニレンビニレン類、ポリ

(p-フェニレンビニレン)などのポリ(p-フェニレンビニレン)類、ポリアニリン、ポリ(N-置換アニリン)、ポリ(3-置換アニリン)、ポリ(2,3-置換アニリン)などのポリアニリン類、ポリアセチレンなどのポリアセチレン類、ポリジアセチレンなどのポリジアセチレン類、ポリアズレンなどのポリアズレン類、ポリピレンなどのポリピレン類、ポリカルバゾール、ポリ(N-置換カルバゾール)などのポリカルバゾール類、ポリセレノフェンなどのポリセレノフェン類、ポリフラン、ポリベンゾフランなどのポリフラン類、ポリ(p-フェニレン)などのポリ(p-フェニレン)類、ポリインドールなどのポリインドール類、ポリピリダジンなどのポリピリダジン類、ナフタセン、ペンタセン、ヘキサセン、ヘプタセン、ジベンゾペンタセン、テトラベンゾペンタセン、ピレン、ジベンゾピレン、クリセン、ペリレン、コロネン、テリレン、オバレン、クオテリレン、サーカムアントラセンなどのポリアセン類およびポリアセン類の炭素の一部をN、S、Oなどの原子、カルボニル基などの官能基に置換した誘導体(トリフェノジオキサジン、トリフェノジチアジン、ヘキサセン-6,15-キノンなど)、ポリビニルカルバゾール、ポリフェニレンスルフィド、ポリビニレンスルフィドなどのポリマーや特開平11-195790に記載された多環縮合体などを用いることができる。

【0035】

また、これらのポリマーと同じ繰返し単位を有するたとえばチオフエン6量体である α -セクシチオフエン α , ω -ジヘキシル- α -セクシチオフエン、 α , ω -ジヘキシル- α -キンケチオフエン、 α , ω -ビス(3-ブトキシプロピル)- α -セクシチオフエン、スチリルベンゼン誘導体などのオリゴマーも好適に用いることができる。

【0036】

さらに銅フタロシアニンや特開平11-251601に記載のフッ素置換銅フタロシアニンなどの金属フタロシアニン類、ナフタレン1,4,5,8-テトラカルボン酸ジイミド、N,N'-ビス(4-トリフルオロメチルベンジル)ナフタレン1,4,5,8-テトラカルボン酸ジイミドとともに、N,N'-ビス(1H,1H-ペルフルオロオクチル)、N,N'-ビス(1H,1H-ペルフル

オロブチル) 及び N, N' - ジオクチルナフタレン 1, 4, 5, 8 - テトラカルボン酸ジイミド誘導体、ナフタレン 2, 3, 6, 7 テトラカルボン酸ジイミドなどのナフタレンテトラカルボン酸ジイミド類、及びアントラセン 2, 3, 6, 7 - テトラカルボン酸ジイミドなどのアントラセンテトラカルボン酸ジイミド類などの縮合環テトラカルボン酸ジイミド類、C₆₀、C₇₀、C₇₆、C₇₈、C₈₄等フラーレン類、SWNT などのカーボンナノチューブ、メロシアニン色素類、ヘミシアニン色素類などの色素などがあげられる。

【0037】

これらの π 共役系材料のうちでも、チオフェン、ビニレン、チェニレンビニレン、フェニレンビニレン、p - フェニレン、これらの置換体またはこれらの 2 種以上を繰返し単位とし、かつ該繰返し単位の数 n が 4 ~ 10 であるオリゴマーもしくは該繰返し単位の数 n が 20 以上であるポリマー、ペンタセンなどの縮合多環芳香族化合物、フラーレン類、縮合環テトラカルボン酸ジイミド類、金属フタロシアニンよりなる群から選ばれた少なくとも 1 種が好ましい。

【0038】

また、その他の有機半導体材料としては、テトラチアフルバレン (TTF) - テトラシアノキノジメタン (TCNQ) 錯体、ビスエチレンテトラチアフルバレン (BEDTTF) - 過塩素酸錯体、BEDTTF - ヨウ素錯体、TCNQ - ヨウ素錯体、などの有機分子錯体も用いることができる。さらにポリシラン、ポリゲルマンなどの σ 共役系ポリマーや特開 2000-260999 に記載の有機・無機混成材料も用いることができる。

【0039】

本発明においては、有機半導体層に、たとえば、アクリル酸、アセトアミド、ジメチルアミノ基、シアノ基、カルボキシ基、ニトロ基などの官能基を有する材料や、ベンゾキノン誘導体、テトラシアノエチレンおよびテトラシアノキノジメタンやそれらの誘導体などのように電子を受容するアクセプターとなる材料や、たとえばアミノ基、トリフェニル基、アルキル基、水酸基、アルコキシ基、フェニル基などの官能基を有する材料、フェニレンジアミンなどの置換アミン類、アントラセン、ベンゾアントラセン、置換ベンゾアントラセン類、ピレン、置換

ピレン、カルバゾールおよびその誘導体、テトラチアフルバレンとその誘導体などのように電子の供与体であるドナーとなるような材料を含有させ、いわゆるドーピング処理を施してもよい。

【0040】

前記ドーピングとは電子授与性分子（アクセプター）または電子供与性分子（ドナー）をドーパントとして該薄膜に導入することを意味する。従って、ドーピングが施された薄膜は、前記の縮合多環芳香族化合物とドーパントを含有する薄膜である。本発明に用いるドーパントとしては公知のものを採用することができる。

【0041】

これら有機薄膜の作製法としては、真空蒸着法、分子線エピタキシャル成長法、イオンクラスタービーム法、低エネルギーイオンビーム法、イオンプレーティング法、CVD法、スパッタリング法、プラズマ重合法、電解重合法、化学重合法、スプレーコート法、スピンコート法、ブレードコート法、デップコート法、キャスト法、ロールコート法、バーコート法、ダイコート法およびLB法等が挙げられ、材料に応じて使用できる。本発明においては、生産性の点で、有機半導体の溶液を用いて簡単かつ精密に薄膜が形成できるインクジェット法が好ましい。

【0042】

なおAdvanced Material誌 1999年 第6号、p480～483に記載の様に、ペンタセン等前駆体が溶媒に可溶であるものは、塗布により形成した前駆体の膜を熱処理して目的とする有機材料の薄膜を形成しても良い。

【0043】

半導体層の膜厚としては、特に制限はないが、一般に1 μ m以下、特に10～300nmが好ましい。

【0044】

本発明において、ゲート電極2以外のソース電極5、ドレイン電極6、ソースバスライン13、ゲートバスライン12及び画素電極を形成する材料は導電性材料

であれば特に限定されず、白金、金、銀、ニッケル、クロム、銅、鉄、錫、アンチモン鉛、タンタル、インジウム、パラジウム、テルル、レニウム、イリジウム、アルミニウム、ルテニウム、ゲルマニウム、モリブデン、タングステン、酸化スズ・アンチモン、酸化インジウム・スズ（ITO）、フッ素ドーパ酸化亜鉛、亜鉛、炭素、グラファイト、グラッシーカーボン、銀ペーストおよびカーボンペースト、リチウム、ベリリウム、ナトリウム、マグネシウム、カリウム、カルシウム、スカンジウム、チタン、マンガン、ジルコニウム、ガリウム、ニオブ、ナトリウム、ナトリウム-カリウム合金、マグネシウム、リチウム、アルミニウム、マグネシウム／銅混合物、マグネシウム／銀混合物、マグネシウム／アルミニウム混合物、マグネシウム／インジウム混合物、アルミニウム／酸化アルミニウム混合物、リチウム／アルミニウム混合物等が用いられるが、特に、白金、金、銀、銅、アルミニウム、インジウム、ITOおよび炭素が好ましい。あるいはドーピング等で導電率を向上させた公知の導電性ポリマー、例えば導電性ポリアニリン、導電性ポリピロール、導電性ポリチオフェン、ポリエチレンジオキシチオフェンとポリスチレンスルホン酸の錯体なども好適に用いられる。中でも半導体層との接触面において電気抵抗が少ないものが好ましい。

【0045】

電極の形成方法としては、上記を原料として蒸着やスパッタリング等の方法を用いて形成した導電性薄膜を、公知のフォトリソグラフ法やリフトオフ法を用いて電極形成する方法、アルミニウムや銅などの金属箔上に熱転写、インクジェット等によるレジストを用いてエッチングする方法がある。また導電性ポリマーの溶液あるいは分散液、導電性微粒子分散液を直接インクジェットによりパターンニングしてもよいし、塗工膜からリソグラフやレーザーアブレーションなどにより形成してもよい。さらに導電性ポリマーや導電性微粒子を含むインク、導電性ペーストなどを凸版、凹版、平版、スクリーン印刷などの印刷法でパターンニングする方法も用いることができる。

【0046】

ゲート絶縁層3としては種々の絶縁膜を用いることができるが、特に、比誘電率の高い無機酸化物皮膜が好ましい。無機酸化物としては、酸化ケイ素、酸化ア

ルミニウム、酸化タンタル、酸化チタン、酸化スズ、酸化バナジウム、チタン酸バリウムストロンチウム、ジルコニウム酸チタン酸バリウム、ジルコニウム酸チタン酸鉛、チタン酸鉛ランタン、チタン酸ストロンチウム、チタン酸バリウム、フッ化バリウムマグネシウム、チタン酸ビスマス、チタン酸ストロンチウムビスマス、タンタル酸ストロンチウムビスマス、タンタル酸ニオブ酸ビスマス、トリオキシドイットリウムなどが挙げられる。それらのうち好ましいのは、酸化ケイ素、酸化アルミニウム、酸化タンタル、酸化チタンである。窒化ケイ素、窒化アルミニウム等の無機窒化物も好適に用いることができる。

【0047】

上記皮膜の形成方法としては、真空蒸着法、分子線エピタキシャル成長法、イオンクラスタービーム法、低エネルギーイオンビーム法、イオンプレーティング法、CVD法、スパッタリング法、大気圧プラズマ法などのドライプロセスや、スプレーコート法、スピコート法、ブレードコート法、ディップコート法、キャスト法、ロールコート法、バーコート法、ダイコート法などの塗布による方法、印刷やインクジェットなどのパターンニングによる方法などのウェットプロセスが挙げられ、材料に応じて使用できる。

【0048】

ウェットプロセスは、無機酸化物の微粒子を、任意の有機溶剤あるいは水に必要なに応じて界面活性剤などの分散補助剤を用いて分散した液を塗布、乾燥する方法や、酸化物前駆体、例えばアルコキシド体の溶液を塗布、乾燥する、いわゆるゾルゲル法が用いられる。

【0049】

これらのうち好ましいのは、大気圧プラズマ法である。

大気圧下でのプラズマ製膜処理による絶縁膜の形成方法は、大気圧または大気圧近傍の圧力下で放電し、反応性ガスをプラズマ励起し、基材上に薄膜を形成する処理で、その方法については特開平11-61406、同11-133205、特開2000-121804、同2000-147209、同2000-185362等に記載されている（以下、大気圧プラズマ法とも称する）。これによって高機能性の薄膜を、生産性高く形成することができる。

【0050】

ゲート絶縁層 3 が陽極酸化膜又は該陽極酸化膜と絶縁膜とで構成されることも好ましい。陽極酸化膜は封孔処理されることが望ましい。陽極酸化膜は、陽極酸化が可能な金属を公知の方法により陽極酸化することにより形成される。

【0051】

陽極酸化処理可能な金属としては、アルミニウム又はタンタルを挙げることができる。陽極酸化処理の方法には特に制限はなく、公知の方法を用いることができる。陽極酸化処理を行なうことにより、酸化被膜が形成される。陽極酸化処理に用いられる電解液としては、多孔質酸化皮膜を形成することができるものならばいかなるものでも使用でき、一般には、硫酸、リン酸、砒酸、クロム酸、ホウ酸、スルファミン酸、ベンゼンスルホン酸等あるいはこれらを 2 種類以上組み合わせた混酸あるいはそれらの塩が用いられる。陽極酸化の処理条件は使用する電解液により種々変化するので一概に特定し得ないが、一般的には、電解液の濃度が 1 ～ 80 質量%、電解液の温度 5 ～ 70℃、電流密度 0.5 ～ 60 A/dm²、電圧 1 ～ 100 ボルト、電解時間 10 秒～5 分の範囲が適当である。好ましい陽極酸化処理は、電解液として硫酸、リン酸又はホウ酸の水溶液を用い、直流電流で処理する方法であるが、交流電流を用いることもできる。これらの酸の濃度は 5 ～ 45 質量%であることが好ましく、電解液の温度 20 ～ 50℃、電流密度 0.5 ～ 20 A/dm²で 20 ～ 250 秒間電解処理するのが好ましい。

【0052】

また有機化合物皮膜としては、ポリイミド、ポリアミド、ポリエステル、ポリアクリレート、光ラジカル重合系、光カチオン重合系の光硬化性樹脂、あるいはアクリロニトリル成分を含有する共重合体、ポリビニルフェノール、ポリビニルアルコール、ノボラック樹脂、およびシアノエチルプルラン等を用いることもできる。

【0053】

有機化合物皮膜の形成法としては、前記ウェットプロセスが好ましい。

無機酸化物皮膜と有機酸化物皮膜は積層して併用することができる。またこれら絶縁膜の膜厚としては、一般に 50 nm ～ 3 μm、好ましくは、100 nm ～

1 μm である。

【0054】

ゲート絶縁層3と半導体チャネル4の間に、任意の配向処理を施してもよい。シランカップリング剤、たとえばオクタデシルトリクロロシラン、トリクロロメチルシラザンや、アルカン燐酸、アルカンスルホン酸、アルカンカルボン酸などの自己組織化配向膜が好適に用いられる。

【0055】

本発明において支持体1は樹脂からなるのが好ましく、例えばプラスチックフィルムシートを用いることができる。前記プラスチックフィルムとしては、例えばポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルスルホン（PES）、ポリエーテルイミド、ポリエーテルエーテルケトン、ポリフェニレンスルフィド、ポリアリレート、ポリイミド、ポリカーボネート（PC）、セルローストリアセテート（TAC）、セルロースアセテートプロピオネート（CAP）等からなるフィルム等が挙げられる。このように、プラスチックフィルムを用いることで、ガラス基板を用いる場合に比べて軽量化を図ることができ、可搬性を高めることができるとともに、衝撃に対する耐性を向上できる。

【0056】

【発明の効果】

本発明によれば、TF T素子のヒロックや電極のエッジ部分に起因するゲートリークを抑制できて、特に樹脂を支持体に用いたTF T素子シートの品位を向上することができる。

【図面の簡単な説明】

【図1】

本発明に係るTF T素子シートの配列の1例を示す図である。

【図2】

本発明に係るTF T素子シートの1例の概略の等価回路図である。

【図3】

ゲートバスライン上に形成された流動性電極材料を受容する絶縁性層に流動性

電極材料を浸透させてゲート電極を構成した状態を 1 画素分で示すモデル図である。

【図 4】

ゲートバスラインとゲート電極の位置関係を示す図である。

【図 5】

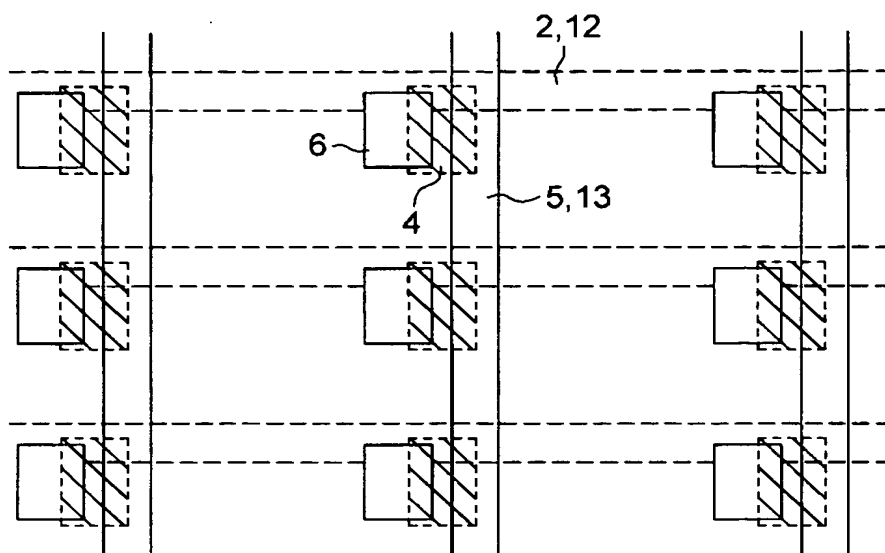
本発明に係る T F T 素子の 1 画素当たりの配置の例を示す図である。

【符号の説明】

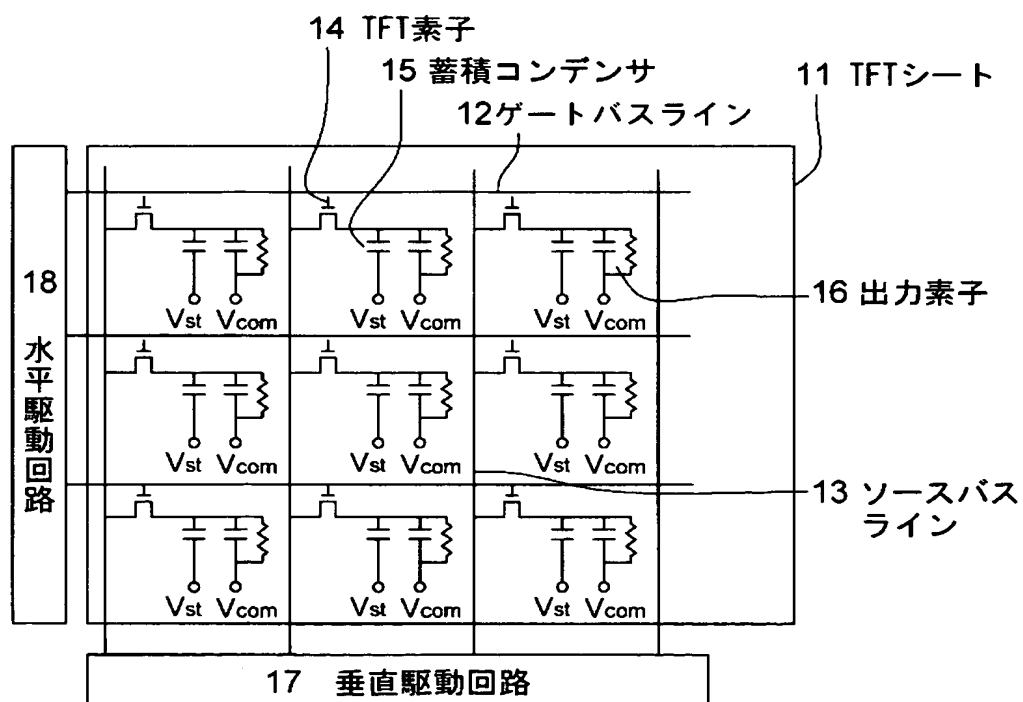
- 1 支持体
- 2 ゲート電極
- 3 ゲート絶縁層
- 4 半導体層
- 5 ソース電極
- 6 ドレイン電極
- 7 流動性電極材料を受容する絶縁性層
- 1 1 T F T シート
- 1 2 ゲートバスライン
- 1 3 ソースバスライン
- 1 4 T F T 素子
- 1 5 蓄積コンデンサ
- 1 6 出力素子
- 1 7 垂直駆動回路
- 1 8 水平駆動回路

【書類名】 図面

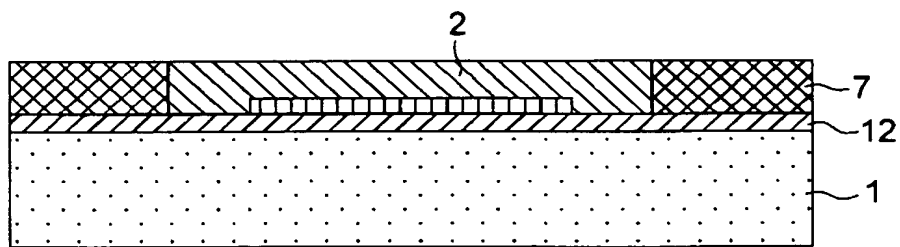
【図 1】



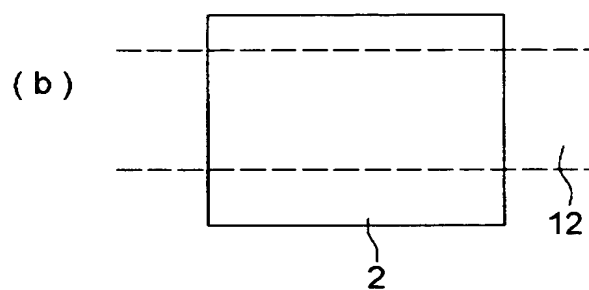
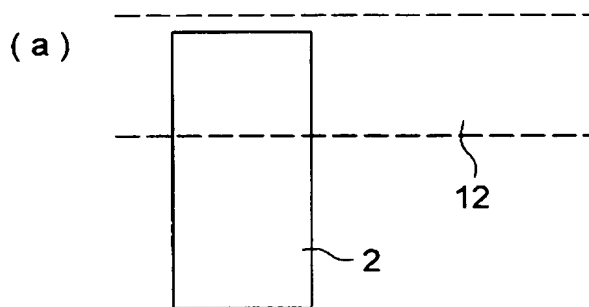
【図 2】



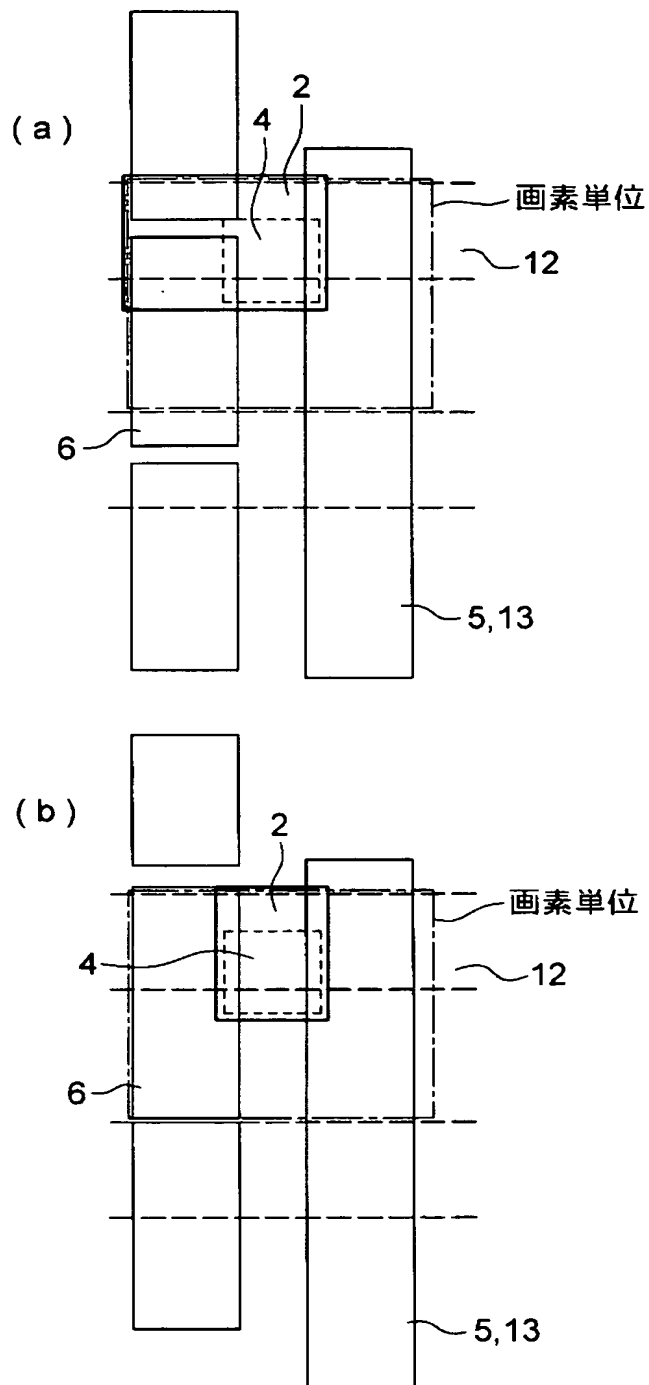
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 TFTパネルやTFTシートのヒロックや電極のエッジ部分に起因するゲートリークを抑制し、特に樹脂支持体を用いた時のゲートリークを抑制する。

【解決手段】 支持体上に、ゲート電極、ゲート絶縁層、半導体層からなるチャネルで連結されたソース電極及びドレイン電極をこの順に有し、ゲート電極が流動性電極材料を受容する絶縁性層に浸透した流動性電極材料で構成される薄膜トランジスタ素子。

【選択図】 図3



認定・付加情報

| | |
|---------|--------------------------|
| 特許出願の番号 | 特願 2 0 0 3 - 0 7 9 5 1 4 |
| 受付番号 | 5 0 3 0 0 4 6 6 6 5 8 |
| 書類名 | 特許願 |
| 担当官 | 第五担当上席 0 0 9 4 |
| 作成日 | 平成 1 5 年 3 月 2 5 日 |

< 認定情報・付加情報 >

【提出日】 平成15年 3月24日

次頁無

特願 2 0 0 3 - 0 7 9 5 1 4

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 2 7 0]

1. 変更年月日 1 9 9 0 年 8 月 1 4 日
[変更理由] 新規登録
住 所 東京都新宿区西新宿 1 丁目 2 6 番 2 号
氏 名 コニカ株式会社
2. 変更年月日 2 0 0 3 年 8 月 4 日
[変更理由] 名称変更
住 所 東京都新宿区西新宿 1 丁目 2 6 番 2 号
氏 名 コニカミノルタホールディングス株式会社
3. 変更年月日 2 0 0 3 年 8 月 2 1 日
[変更理由] 住所変更
住 所 東京都千代田区丸の内一丁目 6 番 1 号
氏 名 コニカミノルタホールディングス株式会社